

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-305549

(P2000-305549A)

(43) 公開日 平成12年11月2日 (2000. 11. 2)

(51)Int.Cl. ⁷	識別記号	F I	特許コード [*] (参考)		
G 0 9 G	5/14	C 0 9 G	5/14	C	5 C 0 2 6
	5/06		5/06		5 C 0 8 2
H 0 4 N	5/445	H 0 4 N	5/445	Z	

審査請求 未請求 請求項の数11 O L (全 16 頁)

(21) 出願番号 特願平11-109351

(22) 出願日 平成11年4月16日 (1999. 4. 16)

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 門田 浩樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 長水 禎明

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 10009/445

弁理士 岩橋 文雄 (外2名)

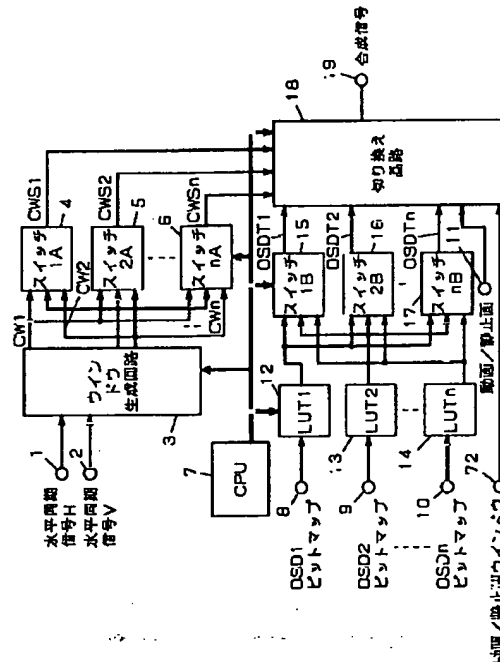
最終頁に続く

(54) 【発明の名称】 OSD表示回路

(57) 【要約】

【課題】 動画／静止画に複数のOSDをマルチウィンドウで表示できるOSD表示回路に関するもので、OSDウィンドウ管理メモリを持つことなくCPUによる簡易な制御でOSDのマルチウィンドウ表示制御を行うことを目的としている。

【解決手段】 マルチウィンドウ表示する複数のOSDをビットマップデータから色データに変換する複数のLUT (LUT1 12、LUT2 13、LUTn 14) と、それぞれのOSDに対応したウィンドウを生成するウィンドウ生成回路3と、CPU7の制御でこれらのLUTの出力信号とウィンドウ生成回路3の出力信号とをOSDの表示優先順に並び換える複数のスイッチ (スイッチ1A4、スイッチ2A5、スイッチnA6、スイッチ1B15、スイッチ1B16と、スイッチnB17) と、これらのスイッチの出力信号を優先順位の低いものから順に切り換えて合成する切り換え回路18とで構成する。



【特許請求の範囲】

【請求項1】 n個のOSDビットマップデータを入力する手段と、入力されたn個のOSDビットマップデータのそれぞれをn個のLUTでn個のOSD色データに変換する手段と、上記のn個のOSD色データの表示優先順位をCPUで決め、この順にn個のOSD色データを並び換える手段と、上記のn個のOSD色データをディスプレイに表示するためのn個の表示ウインドウを生成する手段と、上記のn個のOSD表示優先順位の順に上記のn個表示ウインドウを並び換える手段と、動画もしくは静止画を入力する手段と、上記の表示優先順位の順に並び換えられたn個のOSD色データを上記の表示優先順位の順に並び換えられたn個のOSD表示ウインドウを用いて表示優先順位が低いOSD色データ（表示が下のもの）から順に表示優先順位が高いOSD色データまでを入力された動画もしくは静止画の上に順に合成して行く手段とを備えたことを特徴とするOSD表示回路。

【請求項2】 動画もしくは静止画を入力する動画／静止画入力端子と、入力された動画／静止画に同期した垂直同期信号（以下、Vと記す）を入力するV入力端子と、入力され動画／静止画に同期した水平同期信号（以下、Hと記す）を入力するH入力端子と、n個のOSD（OSD1～OSDn）のビットマップを入力するn個のビットマップ入力端子と、入力されたn個のOSDビットマップデータに対応した色データをCPUより書き込み、入力されたn個のOSDビットマップデータをn個のOSD色データに変換するn個のLUT（LUT1～LUTn）と、上記のn個のOSD色データの表示優先順位制御と切り換え合成制御とn個のLUTの制御とn個のOSDを表示するウインドウの生成制御とを行うCPUと、上記のn個のOSD色データを上記のCPUで設定した表示優先順位の順に並びかえるために、各優先順位毎に上記のn個のOSD色データを入力し上記のCPUで指定した優先順位に対応したOSD色データを1つ出力するスイッチをn個（スイッチ1B～スイッチnB）と、入力されたVとHよりOSD表示期間をアクティブとするn個のOSD表示ウインドウ（CW1～CWn）を生成するウインドウ生成回路と、上記のn個のOSD表示ウインドウを上記のCPUで設定した表示優先順位の順に並びかえるために、各優先順位毎に上記のn個のOSD表示ウインドウを入力し上記のCPUで指定した優先順位に対応したOSD表示ウインドウを1つ出力するスイッチをn個（スイッチ1A～スイッチnA）と、上記のn個のスイッチ（スイッチ1B～スイッチnB）で表示優先順位の順に並び換えられたn個のOSD色データ（OSDT1～OSDTn）を上記のn個のスイッチ（スイッチ1A～スイッチnA）で表示優先順位の順に並び換えられたn個のOSD表示ウインドウ（CWS1～CWSn）を用いて、n個のOSD色デー

タを切り換え合成する切り換え回路とを備えたことを特徴とする請求項1記載のOSD表示回路。

【請求項3】 入力されたVより入力されたHをカウンタアップし、CPUでn個のOSD（OSD1～OSDn）のそれぞれに対し設定したスタートポイントからストップポイント（Vアクティブ期間）までをVゲートとし、またHよりOSDの表示クロックをカウンタアップし、CPUでCPUでn個のOSD（OSD1～OSDn）のそれぞれに対し設定したスタートポイントからストップポイントまでをHゲート（Hアクティブ期間）とし、それぞれのOSD（OSD1～OSDn）に対して上記のVアクティブ期間とHアクティブ期間との重なった部分より作成するOSD表示ウインドウをn個（CW1～CWn）生成するOSD表示ウインドウ生成回路を備えたことを特徴とする請求項2記載のウインドウ生成回路。

【請求項4】 請求項2記載のスイッチ1A～スイッチnAと、スイッチ1B～スイッチnBの2n個のスイッチ設定をCPUで制御することで、容易に表示優先順位の入れ換えができる請求項2記載のOSD表示回路。

【請求項5】 上記のn個のスイッチ（スイッチ1B～スイッチnB）で表示優先順位の順に並び換えられたn個のOSD色データ（OSDT1～OSDTn）を上記のn個のスイッチ（スイッチ1A～スイッチnA）で表示優先順位の順に並び換えられたn個のOSD表示ウインドウ（CWS1～CWSn）を用いて表示優先順位が低いOSD色データ（表示が下のもの）から順に表示優先順位が高いOSD色データまでを入力された動画もしくは静止画の上に順に合成して行く切り換え回路と、切り換え回路の出力信号を出力する合成信号出力端子とを備えることで複数のOSDを表示する際のOSDウインドウ管理メモリを必要としないことを特徴とする請求項2記載のOSD表示回路の切り換え回路。

【請求項6】 動画もしくは静止画の表示ウインドウを入力し、動画もしくは静止画のアクティブでない部分（無画部）をCPUより設定したラスタデータに設定するラスタ合成回路と、ラスタ合成回路の出力信号を請求項2記載のn個のOSD表示ウインドウ（CWS1～CWSn）のCWSn（表示優先順位が低いもの）に基づき、CWSnがアクティブな時は、請求項2記載のOSDTn（表示優先順位が低いもの）をCWSnがアクティブでない時はラスタ合成回路の出力信号を選択するスイッチ（スイッチn）と、CWSn-1（表示優先順位がCWSnの次に低いもの）に基づき、CWSn-1がアクティブな時は、OSDTn-1（表示優先順位がOSDTnの次に低いもの）をCWSn-1がアクティブでない時はスイッチnの出力信号を選択するスイッチ（スイッチn-1）と、以下同様にして表示優先順位のひくいものより高いものまで合成し、CWS1（表示優先順位が最も高いもの）に基づき、CWS1が

アクティブな時は、請求項2記載のOSDT1（表示優先順位が最も高いもの）をCWS1がアクティブでない時はスイッチ2の出力信号を選択するスイッチ（スイッチ1）と、スイッチ1の出力信号を出力する合成信号出力端子とを有することを特徴とする請求項5記載の切り換え回路。

【請求項7】 請求項2記載のLUT1～LUTnの各色データ毎にOSDと動画／静止画との合成を行う際のOSDの不透明度 α （ $0 \leq \alpha \leq NN$ ：整数）を付加したn個のOSD色データと α （OSDT1と $\alpha 1 \sim \text{OSDTn}$ と αn ）の入力端子と、動画もしくは静止画の表示ウインドウの入力端子と、上記の動画もしくは静止画の表示ウインドウに基づき動画もしくは静止画のアクティブでない部分（無画部）をCPUより設定したラスタデータに設定するラスタ合成回路と、ラスタ合成回路の出力信号と請求項2記載のCWSn（表示優先順位が低いもの）とOSDTnと αn とを入力しCWSnがアクティブな時は αn をCWSnがアクティブでない時はCPUで設定したデータをOSDの不透明度 α に応じてOSDと動画／静止画を切り換え合成（以下、 α ブレンドと記す）を行う α ブレンド回路（ α ブレンドn）と、上記の α ブレンドnの出力信号とCWSn-1（表示優先順位がnの次に低いもの）とOSDTn-1と $\alpha n-1$ とを入力し、CWSn-1がアクティブな時は $\alpha n-1$ をCWSn-1がアクティブでない時はCPUで設定したデータを α として α ブレンドを行う α ブレンド回路（ α ブレンドn-1）と、以下同様にして表示優先順位のひくいものより高いものまで α ブレンドし、 α ブレンド2の出力信号とCWS1とOSDT1と $\alpha 1$ とを入力し、CWS1（表示優先順位が最も高いもの）に基づき、CWS1がアクティブな時は $\alpha 1$ をCWS1がアクティブでない時はCPUで設定したデータを α として α ブレンドを行う α ブレンド回路（ α ブレンド1）と、 α ブレンド1の出力信号を出力する合成信号出力端子とを有することを特徴とする請求項5記載の切り換え回路。

【請求項8】 請求項7記載のOSDTnと αn の入力端子と、静止画もしくは動画の入力端子と、請求項7記載のCWSnの入力端子と、CPUデータの入力端子と、CWSnがアクティブなときはOSDnの不透明度 αn を、CWSnがアクティブでない時はCPUより設定した α を選択し下記の乗算器Aと乗算器Bの α として出力するスイッチと、OSDTnを α/N 倍する乗算器Aと、入力された静止画もしくは動画を $(N-\alpha)/N$ 倍する乗算器Bと、乗算器Aと乗算器Bの出力信号を加算する加算器と、加算器の出力信号を出力する合成出力端子とを有することを特徴とする請求項7記載の α ブレンド回路。

【請求項9】 請求項2記載のLUT1～LUTnの各色データ毎にOSDと動画／静止画との合成を行う際の

OSDの不透明度 α （ $0 \leq \alpha \leq NN$ ：整数）を付加したn個のOSD色データと α （OSDT1と $\alpha 1 \sim \text{OSDTn}$ と αn ）の入力端子と、請求項2記載のn個のOSD表示ウインドウ（CWS1～CWSn）の入力端子と、入力されたCWS1～CWSnよりn個の境界枠（CWD1～CWDn）を生成する境界枠生成回路（境界枠生成回路1～境界枠生成回路n）と、上記のCWSnがアクティブでない時に αn とOSDTnの値をCPUで設定した値でマスクして出力（ $M\alpha n$ と $MOSDTn$ ）するマスク回路nと、上記のCWSn-1がアクティブでない時に $\alpha n-1$ とOSDTn-1の値をCPUで設定した値でマスクして出力（ $M\alpha n-1$ と $MOSDTn-1$ ）するマスク回路n-1と、以下同様に構成されるn-2個のマスク回路（マスク回路1～マスク回路n-2）と、入力された動画もしくは静止画のアクティブでない部分をCPUより設定したラスタデータに設定するラスタ合成回路と、ラスタ合成回路の出力信号と上記の境界枠生成回路nの出力信号CWDnと上記のマスク回路nの出力信号（ $M\alpha n$ と $MOSDTn$ ）を入力し、CWDnに基づきCWDnがアクティブな時（境界部）は、マスク回路nの出力信号の $M\alpha n$ をCPUで設定した値に置換え、アクティブでない時はマスク回路nの出力信号の $M\alpha n$ を使用して α ブレンドを行う α ブレンド回路（ α ブレンドn）と、 α ブレンドnの出力信号と上記の境界枠生成回路n-1の出力信号CWDn-1と上記のマスク回路n-1の出力信号（ $M\alpha n-1$ と $MOSDTn-1$ ）を入力し、CWDn-1に基づきCWDn-1がアクティブな時は、マスク回路n-1の出力信号の $M\alpha n-1$ をCPUで設定した値に置換え、アクティブでない場合はマスク回路n-1の出力信号の $M\alpha n-1$ を使用して α ブレンドを行う α ブレンド回路（ α ブレンドn-1）と、以下同様にして表示優先順位のひくいものより高いものまで α ブレンドし、 α ブレンド2の出力信号と上記の境界枠生成回路1の出力信号CWD1と上記のマスク回路1の出力信号（ $M\alpha 1$ と $MOSDT1$ ）を入力し、CWD1に基づきCWD1がアクティブな時は、マスク回路1の出力信号の $M\alpha 1$ をCPUで設定した値に置換え、アクティブでない場合はマスク回路1の出力信号の $M\alpha 1$ を使用して α ブレンドを行う α ブレンド回路（ α ブレンド1）と、 α ブレンド1の出力信号を出力する合成信号出力端子とを有することを特徴とする請求項5記載の切り換え回路。

【請求項10】 請求項9記載の $MOSDTn$ と $M\alpha n$ の入力端子と、静止画もしくは動画の入力端子と、請求項9記載の境界枠CWDnの入力端子と、CPUデータの入力端子と、CWDnがアクティブでないときは $M\alpha n$ を、CWDnがアクティブである時（境界部）は $M\alpha n$ をCPUで設定した値を α 値として選択し下記の乗算器Aと乗算器Bの α 値として出力するスイッチと、 $MOSDTn$ を α/N 倍する乗算器Aと、入力された静止画

もしくは動画を $(N-\alpha)/N$ 倍する乗算器Bと、乗算器Aと乗算器Bの出力信号を加算する加算器と、加算器の出力信号を出力する合成出力端子とを有することを特徴とする請求項9記載の α ブレンド回路。

【請求項11】 請求項2記載のn個のOSD表示ウィンドウ(CWS1~CWSn)の入力端子と、入力されたCWS1~CWSnよりV(垂直)方向には上下にCPUで設定した幅だけアクティブ領域を広げたCWS1_V~CWSn_Vを生成し、H(水平)方向にはCWS1~CWSnより左右にCPUで設定した幅だけアクティブ領域を広げたCWS1_H~CWSn_Hを生成し、CWSn_VとCWSn_Hが共にアクティブとなる期間でCWSnがアクティブな領域を除く領域をOSDTnの境界枠CWDnとし、同様にしてCWD1からCWDn-1までを生成することを特徴とする請求項9記載の境界枠生成回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は動画もしくは静止画に複数のOSDを合成する際に、OSDプレーンの表示優先順位の変更などの表示制御を簡易に行い、さらにOSDウィンドウ管理用メモリを使用しないOSD表示回路に関するものである。

【0002】

【従来の技術】OSDのマルチウィンドウ表示方式としては、すでに複数の技術が開発されており、その代表的なものを以下に示す。

- (1) 特開平3-235993号公報
- (2) 特開平8-179743号公報
- (3) 特開昭63-188190号公報
- (4) 特開昭63-194293号公報
- (5) 特開昭63-194294号公報
- (6) 特開昭63-188190号公報
- (7) 特開昭63-188190号公報

上記の7つの従来例は、すべてマルチウィンドウの表示制御を行うためにOSDウィンドウ管理メモリを用いた方式となっている。ここで、マルチウィンドウの表示制御を行うためのOSDウィンドウ管理メモリ(以下、ウィンドウメモリと記す)を用いた複数(n個)のOSDを表示するOSD表示回路を従来例として説明する。

【0003】図14は、上記の従来例のブロック図である。図14において、55はOSD1ビットマップ入力端子、56はOSD2ビットマップ入力端子、57はOSDnビットマップ入力端子、59はOSD1用のLUT1、60はOSD2用のLUT2、61はOSDn用のLUTn、58はn個のOSDを表示するウィンドウのシステム制御をするウィンドウシステム、62はウィンドウシステム58の制御に基づきOSD表示制御を管理するウィンドウメモリ、63はLUT159の出力信号であるOSD1と、LUT260の出力信号であるOSD2と、LUTn61の出力信号であるOSDnとを入力し、ウィンドウメモリ62の内容に従いOSD1とOSD2とOSDnとを切り替える切り換え回路、64は切り換え回路63の出力信号を出力する出力端子である。

【0004】以下、図14と図15を用いて従来例の説明を行う。

【0005】OSD1からOSDnのビットマップデータを、専用のLUT(LUT1からLUTn)でOSD色データ(OSD1からOSDn)に変換する。ここでLUT1からLUTnの色データはCPUなどの制御で任意に書き換えが可能である。ウィンドウシステム58では、プログラムに応じてOSD1からOSDnの表示ウィンドウを生成する。またウィンドウシステム58では、図15のようにOSD1からOSDnをそれぞれ表示する場合に、ディスプレイ上にOSD1からOSDnをどのように重ねあわせて表示するかの制御を行い、この重ね合わせの情報をウィンドウメモリ62に書き込む。例えば図15に示すように表示の優先順位をOSDnを一番高くしOSD1を一番低くするようにウィンドウメモリ62に画素単位に書き込む。切り換え回路63では画素単位でこのウィンドウメモリ62の内容に従いOSD1からOSDnを切り換えて出力し、図15に示すようにディスプレイに表示する。

【0006】

【発明が解決しようとする課題】従来例の回路構成では、画素単位で極め細やかにOSDの切り換えができる反面、近年のOSDの高精細化が進みOSDプレーンの画素数が急増、また色数の増大傾向に対してOSDウィンドウ管理メモリ62の容量が膨大になるという問題と、OSDの重ね合わせの状態を変更する場合、例えばOSD1とOSDnを入れ換えると言う制御を行う場合に、OSDウィンドウ管理メモリ62へのデータの書き換えなどのアクセスが膨大になり、表示制御がスムーズにできないという問題がある。

【0007】

【課題を解決するための手段】上記の問題を解決するために本発明では、第1の発明として、各OSDプレーンに対してLUTを持ち、各LUTの出力をCPUの制御で表示優先順位に並び換える回路と、各OSDの矩形領域の表示ウィンドウをCPUの制御で表示優先順位に並び換える回路とを有し、前者の並び換え回路で表示優先順位に並び換えたOSDデータをの出力を後者並び換え回路で表示優先順位に並び換えたOSD表示ウィンドウで切り換え合成することで、CPUでこれらの優先順位制御を行うことのみで容易にOSD面の入れ換えができるOSD表示回路を提供します。また第2の発明として、第1の発明の表示優先順位にならび換えた各OSDのLUT出力と矩形領域表示ウィンドウを用いて、表示優先順位の低いOSDプレーンより順に優先順位の高い

ものまでOSDプレーンを切り換え合成する回路構成にすることで、OSDウインドウ管理メモリを必用としないOSD表示回路提供します。また第3の発明として、動画／静止画にOSDの合成手法として日本のデジタル放送で使用される α ブレンドを用い複数のOSDの切り換え合成を行うに際し、表示優先順位にならび換えた表示ウインドウに基づき、表示優先順位の低いOSDプレーンより順に優先順位の高いものまでOSDプレーンを α ブレンドし、さらに表示ウインドウの外側の α 値（OSDの不透明度）をCPUで任意に設定できる回路構成にすることでOSDの重ね合わせ制御が容易になるOSD表示回路を提供します。

【0008】また第4の発明として、OSDの合成手法として日本のデジタル放送で使用される α ブレンドを用い複数のOSDの切り換え合成をしてディスプレイに表示するに際し、表示優先順位にならび換えた表示ウインドウに基づき、表示優先順位の低いOSDプレーンより順に優先順位の高いものまでOSDプレーンを α ブレンドし、さらに重なりあうOSD間の境界部の α 値とLUT変換後OSDデータをCPUで任意の値に設定できる回路構成にすることで、OSDウインドウ管理メモリなしで各OSD面の境界部に枠をつけることができOSDの表示が見やすくなるOSD表示回路を提供します。

【0009】

【発明の実施の形態】以下、本発明に係わるOSD表示回路の実施の形態について、図面に基づき詳細に説明する。

【0010】（実施の形態1）図1は、本発明の実施の形態1に係わるOSD表示回路のブロック図である。図1において、1は水平同期信号Hの入力端子、2は垂直同期信号Vの入力端子、7は本OSD表示回路の制御を行うCPU、3は入力されたVとHとCPU7の制御によりn個のOSDを表示する矩形領域のウインドウ（CW1～CWn）を生成するウインドウ生成回路、4はCPU7の制御でCW1～CWnより最も表示優先順位の高いものを選択するスイッチ1A、5はCPU7の制御でCW1～CWnより2番目に表示優先順位の高いものを選択するスイッチ2A、6はCPU7の制御でCW1～CWnより最も表示優先順位の低いものを選択するスイッチnAである。8はOSD1のビットマップデータの入力端子、9はOSD2のビットマップデータの入力端子、10はOSDnのビットマップデータ入力端子、12はOSD1のビットマップデータをOSD1色データに変換するLUT1、13はOSD2のビットマップデータをOSD2色データに変換するLUT2、14はOSDnのビットマップデータをOSDn色データに変換するLUTn、15はCPU7の制御でOSD1の色データとOSD2の色データとOSDnの色データより最も表示優先順位の高いものを選択するスイッチ1B、16はCPU7の制御でOSD1の色データとOSD2

の色データとOSDnの色データより2番目に表示優先順位の高いものを選択するスイッチ2B、17はCPU7の制御でOSD1の色データとOSD2の色データとOSDnの色データより最も表示優先順位の低いものを選択するスイッチnBである。11は動画もしくは静止画の入力端子、72は動画／静止画ウインドウの入力端子、18はスイッチ1A4とスイッチ2AとスイッチnAの出力信号に基づきスイッチ1Bとスイッチ2BとスイッチnBの出力信号を切り換えてOSDを合成し、動画／静止画の上に合成後のOSDを重ねあわせて出力する切り換え回路、19は切り換え回路19の出力信号の出力端子である。

【0011】以下、図2と図3を用いて本発明1のOSD表示回路の動作を説明する。

【0012】図2は、OSDを表示する矩形領域ウインドウを生成する動作の説明図である。入力されたVよりHをカウントアップし、このカウントアップ値がCPU7で設定したVSTARTとVSTOPの間にある領域（CW_VG=1）をVゲートとし、HよりOSD表示クロックをカウントアップし、このカウントアップ値がCPU7で設定したHSTARTとHSTOPの間にある領域（CW_HG=1）をHゲートとし、CW_VG=1でCW_HG=1の領域をOSDを表示する矩形領域ウインドウCWとする。このCWはn個OSDがある場合はCW1～CWnのn個を生成する。このようにして生成したCW1からCWnは、スイッチ1A4、スイッチ2A5、スイッチnA6に入力されCPU7の制御で表示優先順に並び換えられる。

【0013】またn個のOSD色データ（LUT1からLUTnの出力信号）は、スイッチ1B15とスイッチ2B16とスイッチnB17に入力されCPU7の制御で表示優先順に並び換えられる。このようにして表示優先順に並び換えられたn個のOSD色データとCW1からCWnは、切り換え回路18で図3のようにディスプレイ表示される。従って本発明では、CPU7でスイッチ1A4、スイッチ2A5、スイッチnA6、スイッチ1B15、スイッチ2B16、スイッチnB17の2n個のスイッチを設定を換えることのみで、任意のOSDの入れ換えを行うことができる。

【0014】（実施の形態2）図4は、本発明の実施の形態2に係わるOSD表示回路の切り換え回路のブロック図である。図4において、20は表示優先順位が最も高いOSDの表示ウインド（CWS1）の入力端子、21は表示優先順位が2番目に高いOSDの表示ウインド（CWS2）の入力端子、22は表示優先順位が最も低いOSDの表示ウインド（CWSn）の入力端子、23は表示優先順位が最も高いOSDの色データ（OSDT1）の入力端子、24は表示優先順位が2番目に高いOSDの色データ（OSDT2）の入力端子、25は表示優先順位が最も低いOSDの色データ（OSDTn）の

入力端子、26は動画もしくは静止画の入力端子、27はCPUからのデータ入力端子、72は動画/静止画ウィンドウの入力端子である。28は動画/静止画領域の外をCPUで設定したラスタ色にするラスタ合成回路、29はCWS_nに基づきラスタ合成回路の出力と表示優先順位が最も低いOSDT_nを合成する合成回路_n、30はCWS₂に基づき合成回路3の出力と表示優先順位が2番目に高いOSDT₂を合成する合成回路2、31はCWS₁に基づき合成回路2の出力と表示優先順位が最も高いOSDT₁を合成する合成回路1、32は合成回路1の出力信号の出力端子である。

【0015】以下、図5を用いて本発明2のOSD表示回路の切り換え回路について説明する。

【0016】動画/静止画にラスタを合成した映像の上に、まずCWS_nがアクティブ(CWS_n=1)なとき、OSDT_nを合成する。次にその上に次に優先順位が低いものを合成し、以下同様にしてOSDT₂を合成した映像の上に最も表示優先順位が高いOSDT₁を合成する。

【0017】この回路構成にすることでOSdウィンドウ管理メモリを必要とせずにn個のOSDの表示を行うことができる。さらに本発明2は、本発明1との組み合わせでウィンドウメモリを必要とせず、n個のOSDを任意に表示することができる。

(実施の形態3) 図6は、本発明の実施の形態3に係わるOSD表示回路の切り換え回路のブロック図である。図6において、20は表示優先順位が最も高いOSDの表示ウィンド(CWS₁)の入力端子、21は表示優先順位が2番目に高いOSDの表示ウィンド(CWS₂)の入力端子、22は表示優先順位が最も低いOSDの表示ウィンド(CWS_n)の入力端子、33は表示優先順位が最も高いOSDの色データ(OSDT₁)と不透明度 α (α_1)の入力端子、34は表示優先順位が2番目に高いOSDの色データ(OSDT₂)と不透明度 α (α_2)の入力端子、35は表示優先順位が最も低いOSDの色データ(OSDT_n)と不透明度 α (α_n)の入力端子、26は動画もしくは静止画の入力端子、27はCPUからのデータ入力端子、72は動画/静止画ウィンドウの入力端子である。28は動画/静止画領域の外をCPUで設定したラスタ色にするラスタ合成回路、36はCWS_nに基づきラスタ合成回路の出力と表示優先順位が最も低いOSDT_nを α ブレンド合成する α ブレンド_n、37はCWS₂に基づき α ブレンド3の出力と表示優先順位が2番目に高いOSDT₂を合成する α ブレンド2、38はCWS₁に基づき α ブレンド237の出力と表示優先順位が最も高いOSDT₁を合成する α ブレンド1、39は α ブレンド138の出力信号の出力端子である。

【0018】以下、図7と図8を用いて本発明2のOSD表示回路の切り換え回路について説明する。

【0019】動画/静止画にラスタを合成した映像の上に、まずCWS_nがアクティブ(CWS_n=1)なとき、OSDT_nを α ブレンド合成する。次にその上に次に優先順位が低いものを α ブレンド合成し、以下同様にしてOSDT₂を α ブレンド合成した映像の上に最も表示優先順位が高いOSDT₁を α ブレンド合成する。図7に本発明3の α ブレンド回路(α ブレンド_n)のブロック図を示す。図7において、40はOSD色データ(OSDT_n)と α (α_n)の入力端子、41は動画もしくは静止画の入力端子、42はCPUデータの入力端子、43はOSD表示ウィンド(CSW_n)の入力端子、68はCSW_nに基づきOSDT_n領域外の α をCPUからの設定値に切り換えるスイッチ、45は動画/静止画を $(N-\alpha)/N$ 倍する乗算器B、44はOSDT_nを α/N 倍する乗算器A、46は乗算器A44の出力と乗算器B45の出力を加算する加算器、47は加算器46の出力信号の出力端子である。

【0020】入力された α_n をOSDT_n領域外ではCPUで設定した α 値に置換えることで、例えば $\alpha=0$ とすると図8に示すようにOSDT_nは透明色となりCWS_nの外側では動画/静止画/ラスタが表示される。同様に他の $n-1$ 個のOSDに対しても領域外をCPUで設定した値、例えば $\alpha=0$ (透明色)にすることで、n個のOSDを重ねあわせ表示する場合に領域外は全て透明色となり動画/静止画/ラスタが表示優先順位の低いOSDが表示されるので合成時に各OSDの表示ウィンドウ外を特別処理する必要がなく、OSDの合成制御を容易にすることができる。ただしMHEGなどのように、重ねあわせが固定されておりOSDの α 値を変更できない表示にも対応できるように、この α 値の置換え回路はオフできる構成とする。

(実施の形態4) 図9は、本発明の実施の形態4に係わるOSD表示回路の切り換え回路のブロック図である。図9において、20は表示優先順位が最も高いOSDの表示ウィンド(CWS₁)の入力端子、21は表示優先順位が2番目に高いOSDの表示ウィンド(CWS₂)の入力端子、22は表示優先順位が最も低いOSDの表示ウィンド(CWS_n)の入力端子、33は表示優先順位が最も高いOSDの色データ(OSDT₁)と不透明度 α (α_1)の入力端子、34は表示優先順位が2番目に高いOSDの色データ(OSDT₂)と不透明度 α (α_2)の入力端子、35は表示優先順位が最も低いOSDの色データ(OSDT_n)と不透明度 α (α_n)の入力端子、26は動画もしくは静止画の入力端子、27はCPUからのデータ入力端子、72は動画/静止画ウィンドウの入力端子である。28は動画/静止画領域の外をCPUで設定したラスタ色にするラスタ合成回路、51はCWS₁がアクティブ(CWS₁=1)なときに表示優先順位が最も高いOSDT₁と α_1 をCPUで設定した値にマスクして出力(MOSDT₁と $M\alpha$

1) するマスク回路1、52はCWS2がアクティブ (CWS2=1) なときに表示優先順位が2番目に高い OSDT2と α_2 をCPUで設定した値にマスクして出力 (MOSDT2と α_2) するマスク回路2、53はCWSnがアクティブ (CWSn=1) なときに表示優先順位が最も低いOSDTnと α_n をCPUで設定した値にマスクして出力 (MOSDTnと α_n) するマスク回路nである。48はCWS1よりOSDT1の境界枠 (CWD1) を生成する境界枠生成回路1、49はCWS2よりOSDT2の境界枠 (CWD2) を生成する境界枠生成回路2、50はCWSnよりOSDTnの境界枠 (CWDn) を生成する境界枠生成回路n、65はCDSnに基づき α_n をCPUで設定した値に置換えた後、ラスタ合成回路28の出力とマスク回路n53の出力信号 (MOSDTn) とを α ブレンド合成する α ブレンドn、66はCWS2に基づき α_2 をCPUで設定した値に置換えた後、 α ブレンド3の出力とマスク回路252の出力信号 (MOSDT2) とを α ブレンド合成する α ブレンド2、67はCWS1に基づき α ブレンド266の出力とマスク回路151の出力信号 (MOSDT1) とを α ブレンド合成する α ブレンド1、54は α ブレンド167の出力信号の出力端子である。

【0021】以下、図10と図11と図12と図13とを用いて本発明4のOSD表示回路の切り換え回路について説明する。

【0022】OSDT1と α_1 はマスク回路151でCWS1がアクティブでない (CWS1=0) とときにCPUで設定したデータ置換え、OSDT2と α_2 はマスク回路252でCWS2がアクティブでない (CWS2=0) とときにCPUで設定したデータ置換え、残りのn-2個のOSDに対しても同様の処理を行う。このマスク処理によりn個のOSDの表示ウィンドウ外はCPUで設定した色データと α 値を持つことになる。また境界枠生成回路n50ではOSDTnの境界枠を生成する。図11と図12を用いて境界枠の生成法の説明を行う。

【0023】図11はV (垂直) 方向の境界枠を生成するものでCWSnのVゲートをCWSn_Vとすると、CWSn_Vより上下に広いウィンドウを生成し、これを境界枠のVゲート (CWDnT_V) とする。CWSn_V=0でかつCWDnT_V=1のとき1となるCWDn_Vを生成しこれをV境界線とする。以下同様にn-1個のOSDTのV境界線を生成する。図12はH (水平) 方向の境界枠を生成するものでCWSnのHゲートをCWSn_Hとすると、CWSn_Hより左右に広いウィンドウを生成し、これを境界枠のHゲート (CWDnT_H) とする。CWSn_H=0でかつCWDnT_H=1のとき1となるCWDn_Hを生成しこれをH境界線とする。以下同様にn-1個のOSDTのH境界線を生成する。

【0024】以上のようにして生成したn個のV境界線とn個のH境界線よりn個の境界枠 (CWD1~CWDn) を生成する。本発明の切り換え回路では、動画/静止画にラスタ合成回路28で合成した信号に表示優先順位の低いOSDから順に α ブレンド合成して行き、ここでn個の境界枠上では α 値をCPUで設定した値に置換えることで、図13に示すようにn個のOSDの境界部に境界枠ができOSDが見易くなる。図10に α ブレンドnのブロック図を示します。

【0025】図10において、40はOSD色データ (OSDTn) と α (α_n) の入力端子、41は動画もしくは静止画の入力端子、42はCPUデータの入力端子、69はOSDTnの境界枠 (CSDn) の入力端子、70はCWSnに基づきOSDTn境界枠部のみ α 値をCPUからの設定値に切り換えるスイッチ、45は動画/静止画を (N- α)/N倍する乗算器B、44はOSDTnを α /N倍する乗算器A、46は乗算器A44の出力と乗算器B45の出力を加算する加算器、71は加算器46の出力信号の出力端子である。

【0026】入力された $M\alpha_n$ をMOSDTnの境界部のみCPUで設定した α 値に置換えることで、例えば $\alpha=N$ (不透明度100%) とすると動画/静止画が透明色なりMOSDTnが表示される。ここで前段のマスク回路で境界枠部は、CWSnの外側であるのでMOSDTnと $M\alpha_n$ はCPUで設定した値となっている。例えば、MOSDTnを灰色、 $M\alpha_n=0$ とすると図11と図12のMIXnのようにになる。以下同様にしてMOSDT1まで合成すると図11のMIX1_Vと図12のMIX1_Hのようになります (図13参照)。

【0027】

【発明の効果】本発明に係わるOSD表示回路によれば、表示する複数 (n個) のOSD色データとそれぞれのOSDに対応した矩形型の表示ウィンドウをCPUで設定した表示優先順位に並び換えるスイッチを備えることで、表示優先順位を切り換える場合にCPUで上記のスイッチの設定を変更することだけで行うことができる。またn個のOSDを切り換え合成する場合に上記のスイッチで表示の優先順位にOSD色データと表示ウィンドウが並び換えられているので表示優先順位の低いものから順に切り換え合成することができ、OSDウィンドウ管理メモリを必要とせず複数のOSDの表示制御を行うことができる。さらに α ブレンドで動画/静止画に複数のOSDプレーンを合成する場合に、それぞれのOSD表示領域外の α 値をCPUで任意に設定できるようにすることで、複数のOSDプレーンの表示優先順位を換えて合成する場合に表示領域外に特別な制御が不要となり制御が容易になる。

【0028】また各OSDプレーンの表示領域外をCPUで設定した色に置換え、さらに境界枠を生成し境界枠上の α 値を任意にCPUで設定できる構成にすることで

OSDプレーンの周りに枠ができOSDが見易くなり、さらにOSDプレーンの優先順位を切り換える場合でもこの枠はOSDに追従して動くのでOSDウインドウ管理メモリで枠を付けて表示するに比べメモリアクセスがないのでスムーズに行うことができる。

【0029】以上本発明は、今後のOSDプレーンの高精細化において、OSDウインドウ管理メモリを必要しない点で、OSDプレーンの入れ換えなどの制御においてOSDウインドウ管理メモリを書き換える必要がなくスムーズにOSD表示を行うことができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例におけるOSD表示回路のブロック図

【図2】本発明の第1の実施例におけるウインドウ生成回路の説明図

【図3】本発明の第1の実施例におけるウインドウ表示の説明図

【図4】本発明の第2の実施例における切り換え回路のブロック図

【図5】本発明の第2の実施例における切り換え回路の説明図

【図6】本発明の第3の実施例における切り換え回路のブロック図

【図7】本発明の第3の実施例における α ブレンド回路のブロック図

【図8】本発明の第3の実施例における切り換え回路の説明図

【図9】本発明の第4の実施例における切り換え回路のブロック図

【図10】本発明の第4の実施例における α ブレンド回路のブロック図

【図11】本発明の第4の実施例における切り換え回路の説明図

【図12】本発明の第4の実施例における切り換え回路の説明図

【図13】本発明の第4の実施例におけるウインドウ表示の説明図

【図14】従来例のOSD表示回路の一例のブロック図

【図15】従来例のOSD表示回路の一例の説明図

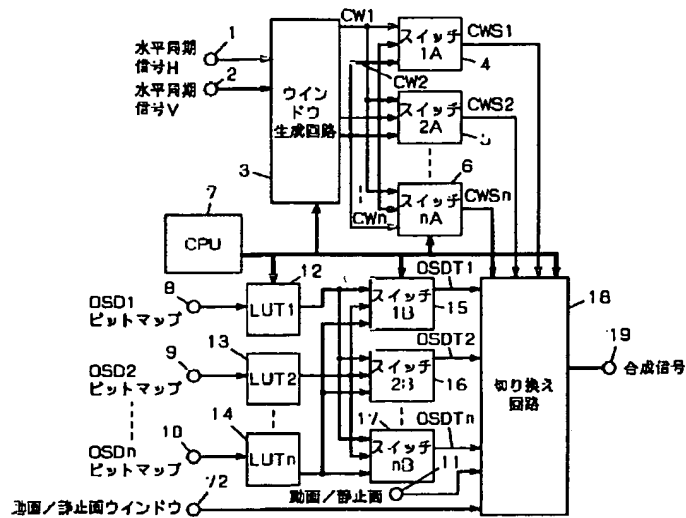
【符号の説明】

- 1 水平同期信号H入力端子
- 2 垂直同期信号V入力端子
- 3 ウインドウ生成回路
- 4 スイッチ1A
- 5 スイッチ2A
- 6 スイッチnA
- 7 CPU
- 8 OSD1ビットマップ入力端子
- 9 OSD2ビットマップ入力端子
- 10 OSDnビットマップ入力端子

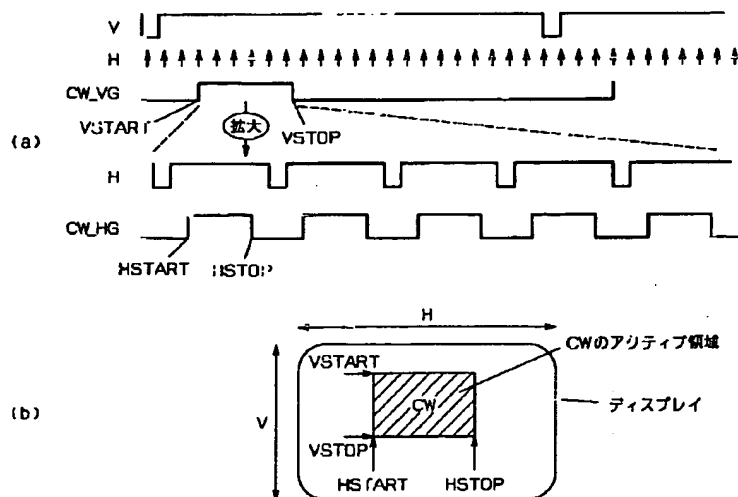
- 11 動画／静止画入力端子
- 12 LUT1
- 13 LUT2
- 14 LUTn
- 15 スイッチ1B
- 16 スイッチ2B
- 17 スイッチnB
- 18 切り換え回路
- 19 合成信号出力端子
- 20 CWS1入力端子
- 21 CWS2入力端子
- 22 CWS3入力端子
- 23 OSDT1入力端子
- 24 OSDT2入力端子
- 25 OSDTn入力端子
- 26 動画／静止画入力端子
- 27 CPUデータ入力端子
- 28 ラスター合成回路
- 29 合成回路n
- 30 合成回路2
- 31 合成回路1
- 32 合成信号出力端子
- 33 OSDT1と $\alpha 1$ の入力端子
- 34 OSDT2と $\alpha 2$ の入力端子
- 35 OSDTnと αn の入力端子
- 36 α ブレンドn
- 37 α ブレンド2
- 38 α ブレンド1
- 39 合成信号出力端子
- 40 OSDTnと αn の入力端子
- 41 動画／静止画入力端子
- 42 CPUデータ入力端子
- 43 CWSn入力端子
- 44 乗算器A
- 45 乗算器B
- 46 加算器
- 47 合成信号出力端子
- 48 境界枠生成回路1
- 49 境界枠生成回路2
- 50 境界枠生成回路n
- 51 マスク回路1
- 52 マスク回路2
- 53 マスク回路n
- 54 合成信号出力端子
- 55 OSD1ビットマップ入力端子
- 56 OSD2ビットマップ入力端子
- 57 OSDnビットマップ入力端子
- 58 ウインドウシステム
- 59 LUT1
- 60 LUT2

- | | |
|-----------------------|--------------------------|
| 61 LUT _n | 67 αブレンド1 |
| 62 ウィンドウメモリ | 68 スイッチ |
| 63 切り換え回路 | 69 CWD _n 入力端子 |
| 64 合成信号出力端子 | 70 スイッチ |
| 65 αブレンド _n | 71 合成信号出力端子 |
| 66 αブレンド2 | 72 動画/静止画ウィンドウ入力端子 |

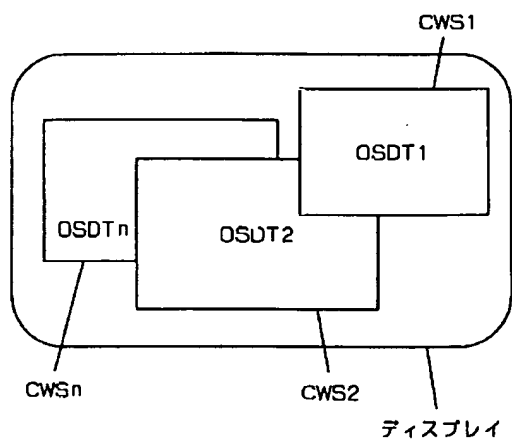
【図1】



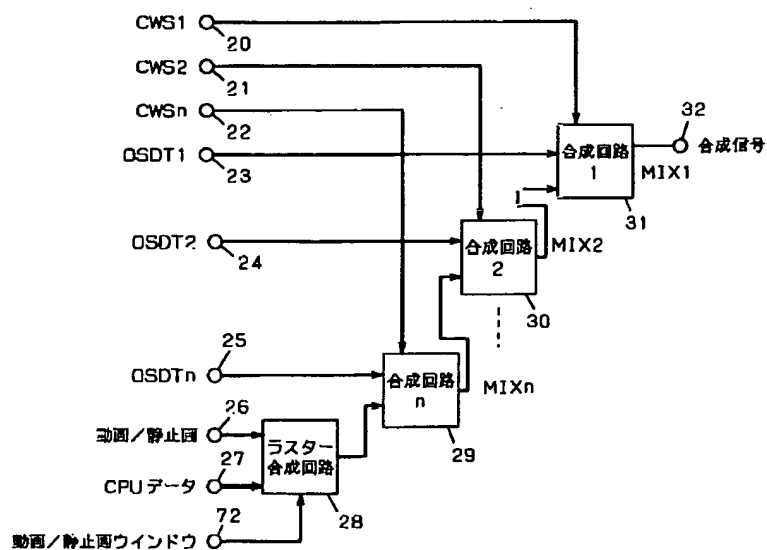
【図2】



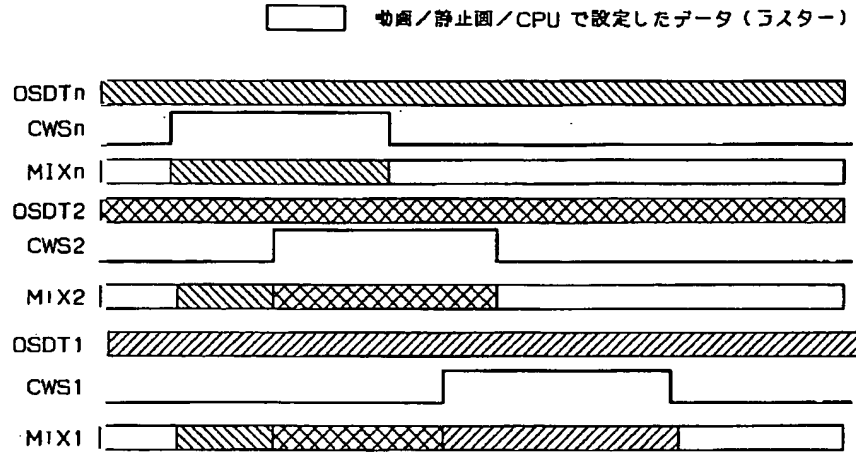
【図3】



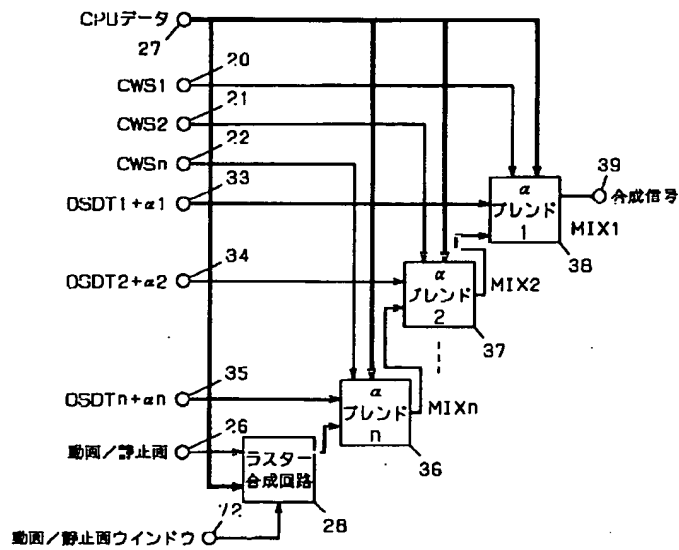
【図4】



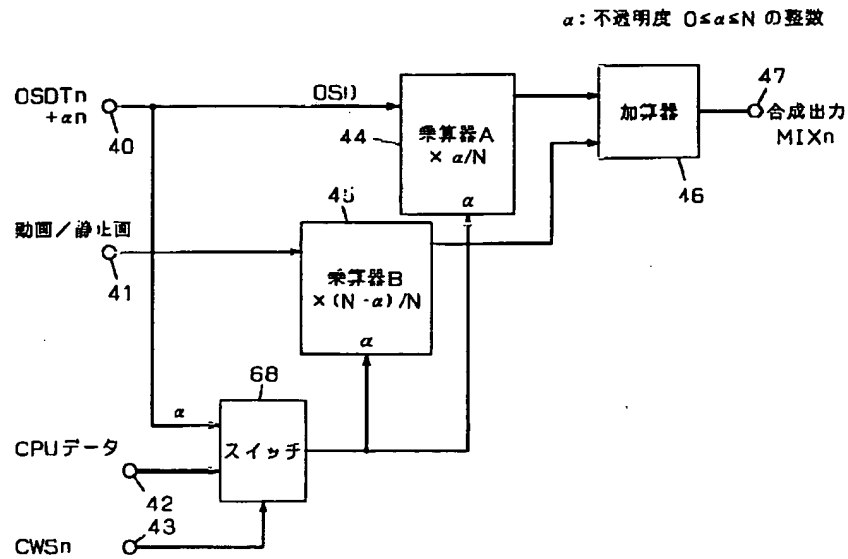
【図5】



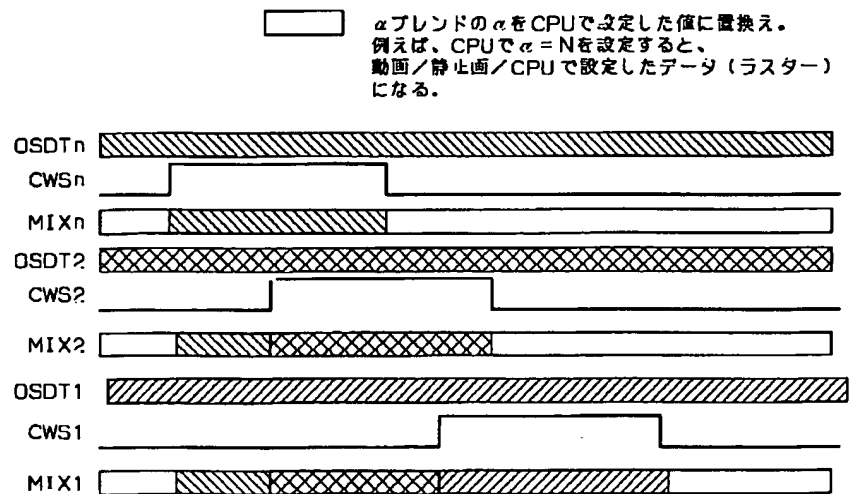
【図6】



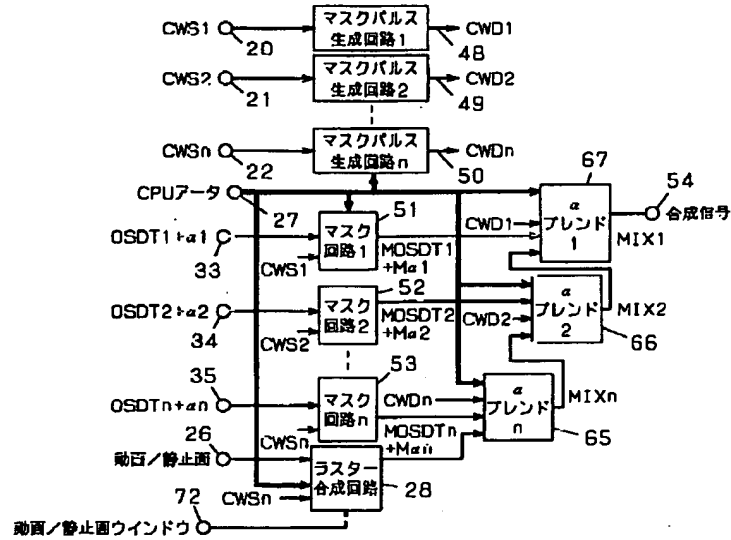
【図7】



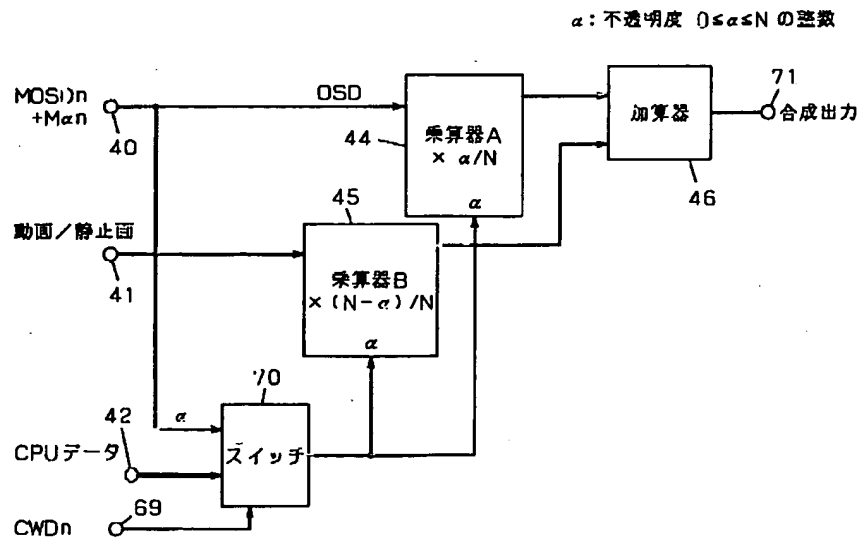
【図8】



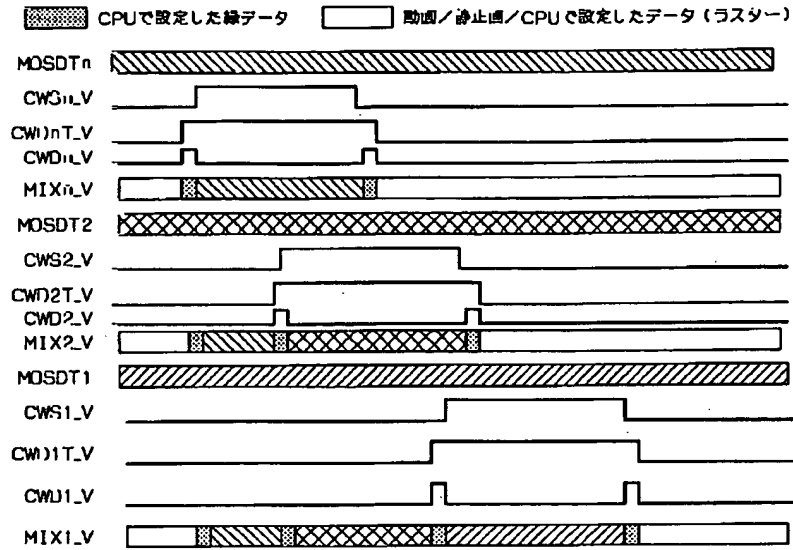
【図9】



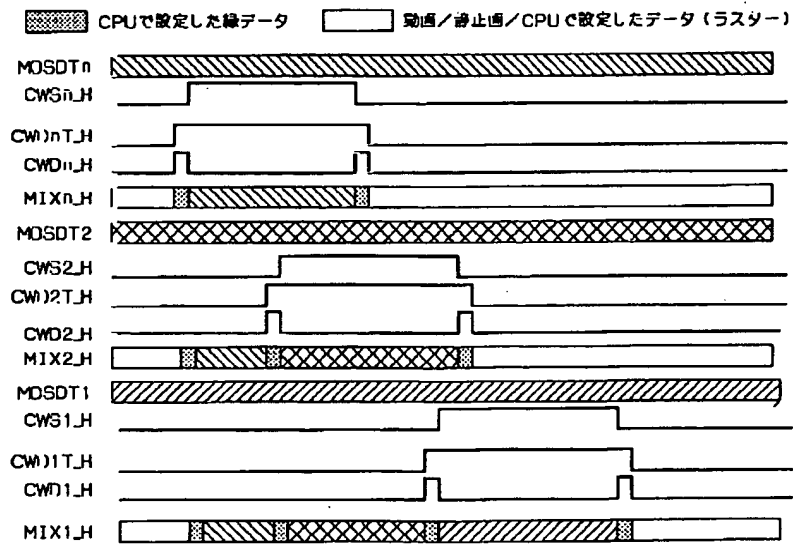
【図10】



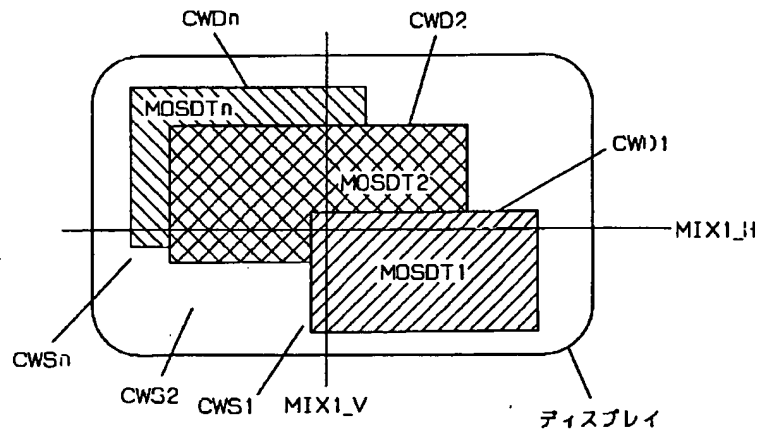
【図11】



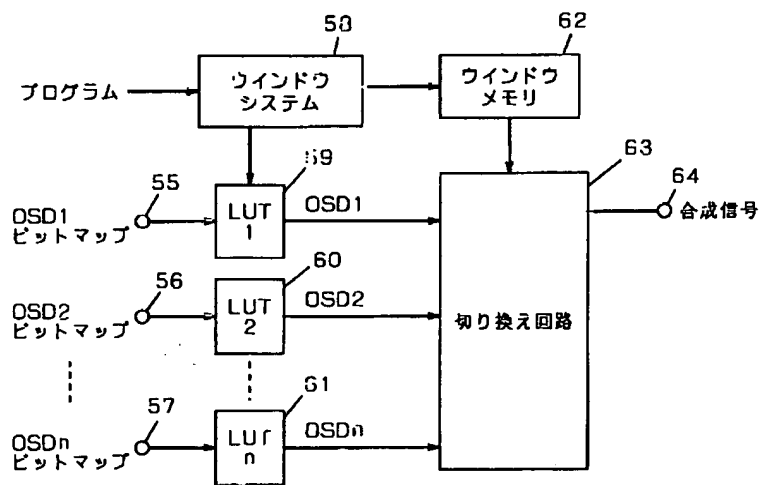
【図12】



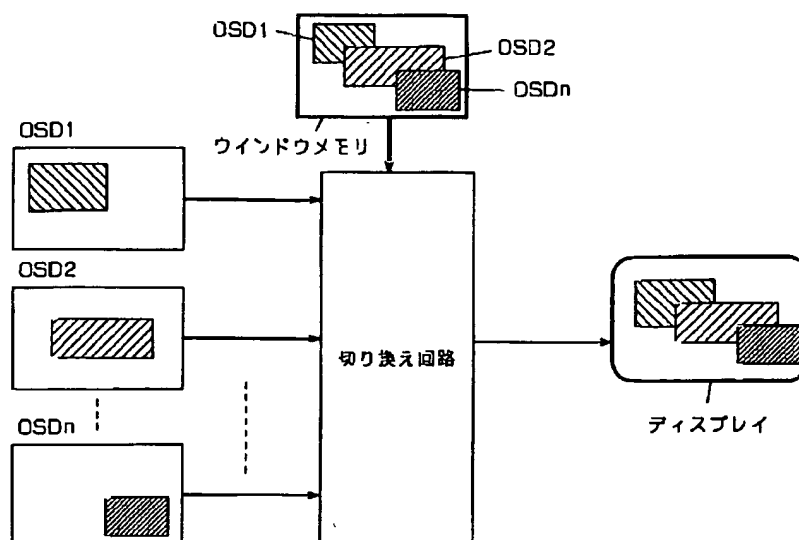
【図13】



【図14】



【図15】



フロントページの続き

(72)発明者 浦川 裕喜
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C025 AA28 BA13 BA27 BA28 CA10
CA11 CB10 DA08
5C082 BA12 BA34 BA35 BB15 BB26
BB51 CA12 CA18 CA63 CB01
DA53 DA71 DA87 MM04